

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/FI05/000104

International filing date: 17 February 2005 (17.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: FI
Number: 20040253
Filing date: 17 February 2004 (17.02.2004)

Date of receipt at the International Bureau: 18 May 2005 (18.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

Helsinki 8.4.2005

ETUOIKEUSTODISTUS
PRIORITY DOCUMENT



Hakija
Applicant

Asperation Oy
Espoo

Patenttihakemus nro
Patent application no

20040253

Tekemispäivä
Filing date

17.02.2004

Kansainvälinen luokka
International class

H05K

Keksinnön nimitys
Title of invention

"Piirilevy ja menetelmä optisen komponentin upottamiseksi piirilevyyn"

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings, originally filed with the Finnish Patent Office.

Marketta Tehikoski
Apulaistarkastaja

Maksu 50 €
Fee 50 EUR

Maksu perustuu kauppa- ja teollisuusministeriön antamaan asetukseen 1142/2004 Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry No. 1142/2004 concerning the chargeable services of the National Board of Patents and Registration of Finland.

Osoite:	Arkadiankatu 6 A	Puhelin:	09 6939 500	Telefax:	09 6939 5328
	P.O.Box 1160	Telephone:	+ 358 9 6939 500	Telefax:	+ 358 9 6939 5328
	FI-00101 Helsinki, FINLAND				

Piirilevy ja menetelmä optisen komponentin upottamiseksi piirilevyyn

Esillä oleva keksintö koskee patenttivaatimuksen 1 johdannon mukaista menetelmää optisesti aktiivisen komponentin upottamiseksi piirilevyyn. Keksintö koskee myös
 5 patenttivaatimuksen 11 johdannon mukaista piirilevyä.

Tekniikan tason mukaisissa julkaisuissa, esimerkiksi patenttihakemusjulkaisussa US 2002/0141163 kuvataan ratkaisuja, joissa piirilevyn sisälle on upotettu optoelektrinen komponentti. Näissä ratkaisuissa optinen signaali johdetaan optista väylää pitkin
 10 komponenttiin peilin välityksellä. Ongelmana näissä ratkaisuissa on huono hyötysuhde, koska optisen signaalin kääntö vaimentaa valon intensiteettiä. Tyypillisesti häviö voi olla noin 50 %.

Esillä olevan keksinnön tarkoituksena on saada aikaan uudenlainen menetelmä optisesti
 15 aktiivisten komponenttien upottamiseksi piirilevyn sisään.

Keksintö perustuu siihen ajatukseen, että komponentti upotetaan piirilevyn sisälle joko osittain tai kokonaan siten, että komponentin optisesti aktiivinen alue tulee optisen väylän
 20 pään läheisyyteen. Optinen signaali kyetään tällöin suuntaamaan komponenttiin tai komponentista optiseen väylään ilman että signaalia taivutetaan, eikä signaalin suuntaamisessa komponenttiin tai komponentista optiseen väylään tarvita erillistä säteenkiertojärjestelmää, kuten peilijärjestelmää.

Täsmällisemmin sanottuna keksinnön mukaiselle menetelmälle on tunnusomaista se, mikä
 25 on esitetty patenttivaatimuksen 1 tunnusmerkkiosassa.

Keksinnön mukaiselle rakenteelle on puolestaan tunnusomaista se, mikä on esitetty patenttivaatimuksen 11 tunnusmerkkiosassa.

30 Keksinnön edullisen suoritusmuodon mukaisessa rakenteessa komponentin ensimmäisen sivun puolella on optisesti aktiivinen alue, joka sijoitetaan komponenttia upotettaessa optisen väylän pään läheisyyteen. Optisesti aktiivinen alue voi olla esimerkiksi tasomainen tai kaareva pinta, joka lähettää tai vastaanottaa valoa. Aktiivinen alue voi olla myös useista alikomponenteista rakentunut pinta. Komponentin aktiivisen alueen pinta tai

alikomponentin pinta, joka lähettää tai vastaanottaa valoa, sijoitetaan edullisesti oleellisesti kohtisuoraan piirilevyn tasoa vastaan. Tällöin optinen signaali suuntautuu suoraan komponentin aktiivisen alueen pintaan tai pinnasta optiseen väylään, eikä signaalia tarvitse taivuttaa. Tällöin vältetään peilin kautta heijastettaessa tapahtuva optisen
 5 signaalin heikentyminen.

Sähköiset kytkennät piirilevyn johdekerrokseen voidaan tehdä komponentin johtavaa materiaalia sisältävien alueiden kautta. Johtavaa materiaalia voi olla esimerkiksi samalla komponentin sivulla kuin optisesti aktiivinen alue on, ja päinvastaisella sivulla, tai
 10 viereisellä sivulla.

Keksinnön avulla saavutetaan huomattavia etuja. Aiemmissa ratkaisuissa optisen signaalin kääntö pois levyn tasosta aiheuttaa huomattavan signaalin intensiteetin häviön. Optisen signaalin kääntämisestä aiheutuva häviö on tyypillisesti noin 50 %. Kun optinen tie
 15 esimerkiksi lähettimestä vastaanottoon sisältää kaksi optista kääntöä, häviää signaalin intensiteetistä 75% pelkästään signaalin käännoistä johtuviin häviöihin.

Keksinnöllä on runsaasti edullisia sovellusmuotoja. Keksinnön avulla voidaan upottaa piirilevyyn elektro-optisia komponentteja kuten detektoreita ja valoa emittoivia
 20 komponentteja hyvällä hyötysuhteella.

Keksintöä tarkastellaan seuraavassa lähemmin sovellusesimerkkien avulla ja oheisiin piirustuksiin viitaten. Sovellusesimerkkejä ei ole millään muotoa tarkoitettu rajaamaan patenttivaatimusten määrittelemää suojapiiriä.
 25

Kuvio 1 esittää poikkileikkauksen yhdestä keksinnön mukaisesta piirilevystä komponentin läpiviennin kohdalta.

Kuvio 2 esittää poikkileikkauksena piirilevyyn poratun syvennyksen.

30 Kuvio 3 esittää poikkileikkauksena komponentin kiinnittämisen paikoilleen syvennykseen.

Kuvio 4 esittää poikkileikkauskuvana komponentin ympärille jäävän syvennyksen täyttämisen.

Kuvio 5 esittää poikkileikkauskuvana komponentin kytkemisen piirilevyn johdekerroksiin.

5

”Piirilevyllä” tarkoitetaan tämän keksinnön yhteydessä monikerrospiirilevyä, jossa on ainakin kaksi johdekerrosta, jotka ovat tyypillisesti kuvioituja, sähköä johtavia signaalikerroksia. Kuviointi tarkoittaa sitä, että johdekerros ei ole yhtenäinen vaan muodostuu johdekuvioista, jotka muodostavat toisistaan sähköisesti eristettyjä johtimia. Johtimet ovat jotakin sähköä johtavaa materiaalia, tyypillisesti metallia, useimmiten kuparia. Johdekerrokset on erotettu toisistaan eristekerroksella. Ainakin yksi piirilevyn johde- tai eristekerroksista sisältää optisen väylän.

10

”Optisella väylällä” tarkoitetaan kanavaa, jota pitkin voidaan johtaa optinen signaali komponenttiin tai komponentista poispäin. Optinen väylä voidaan täyttää sopivalla aineella, joka muodostaa kulkureitin valolle. Sopivia täyttämiseksi käytettäviä aineita ovat esimerkiksi erilaiset polymeerit tai lasin kaltaiset materiaalit.

15

Optisen väylän rakentaminen on kuvattu esimerkiksi patenttihakemusjulkaisussa US 2003/0006068.

20

Piirilevyn rakenne, johon optoelektroninen komponentti ainakin osittain upotetaan, on edullisesti sellainen, että komponentin upotuskohdalla on pelkästään eristemateriaalia. Tällöin komponentin upotuskohdalle voidaan tehdä syväne haluttuun upotussyvyyteen esimerkiksi laserporausmenetelmällä tai muulla vastaavalla porausmenetelmällä, joka pysähtyy metallikerrokseen. On myös mahdollista käyttää useampaa menetelmää esimerkiksi siten, että ensin valmistetaan mekaanisesti työstämällä alustava syväne, joka sitten viimeistellään laserporausmenetelmällä.

25

Syväne komponenttia varten valmistetaan siten, että se leikkaa piirilevyssä olevan optisen väylän. Leikkaamisella tarkoitetaan sitä, että syvänteelle ja optiselle väylälle muodostuu yhteinen rajapinta, jonka kautta optisessa väylässä etenevä signaali siirtyy optisesta väylästä syvänteeseen tai vastaavasti syvänteestä siirtyy optinen signaali etenemään optisessa väylässä. Tällaista rajapintaa kutsutaan tässä dokumentissa leikkauspinnaksi.

30

Leikkauspinta mielellään katkaisee kauttaaltaan optisen väylän ja on mieluiten oleellisesti kohtisuorassa väylän etenemissuuntaa vastaan. Edullisessa tapauksessa leikkauspinta vastaakin oleellisesti optisen väylän poikkileikkausta optisen väylän pään kohdalla. Itse leikkauspinta voidaan valmistaa millä tahansa soveltuva menetelmä, mutta yleensä on valmistusteknisesti helpointa valmistaa leikkauspinta siten, että valmistettaessa poistetaan optisen väylän materiaalia väylän pään kohdalta. Useimmissa sovellusmuodoissa tämä materiaalin poistaminen suoritetaan syvänteen valmistamisen yhteydessä.

Kun komponentti upotetaan syvänteeseen, sen ympärille jäävä tyhjä tila täytetään osittain tai kokonaan jollakin sopivalla eristemateriaalilla. Komponentin optisesti aktiivisen alueen ja optisen väylän pään välinen syvänteen täytetään läpinäkyvällä eristemateriaalilla, mieluiten samalla materiaalilla kuin mitä optinen väylä sisältää. Komponentin ympärillä muilla suunnilla oleva tyhjä tila voidaan täyttää osittain tai kokonaan samalla tai jollakin toisella eristemateriaalilla. Piirilevyn valmistuksen kannalta on yksinkertaisempaa, jos eristemateriaali on samaa läpinäkyvää materiaalia kuin optisessa väylässä. Jossakin sovellusmuodossa ainakin osa syvänteestä voidaan myös jättää täyttämättä.

Komponentti asetetaan syvänteeseen siten, että komponentin optisesti aktiivinen alue tulee optisen väylän leikkauspinnan läheisyyteen. Tällöin käsite "läheisyyteen" on tarkoitettu kattamaan myös se erikoistapaus, että optisen väylän leikkauspinta on kiinni komponentin optisesti aktiivisessa alueessa. Toiminnallisesti käsite "läheisyyteen" tarkoittaa etäisyyttä ja asemaa, jotka mahdollistavat optisessa väylässä etenevän signaalin riittävän tehokkaan siirtymisen optisesta väylästä leikkauspinnan ja mahdollisen väliaineen kautta komponentin aktiiviselle alueelle tai päinvastoin. Käytännön sovellusmuodoissa optisesti aktiivisen alueen pinnan ja optisen väylän leikkauspinnan välimatka on tyypillisesti välillä 0-2 millimetriä ja mielellään välillä 100-500 mikrometriä.

Komponentti voi käsittää johtavaa materiaalia komponentin yhdellä tai useammalla sivulla sähköisen kontaktin muodostamiseksi. Komponentti voidaan kytkeä sähköisesti piirilevyn eri korkeuksilla oleviin johdekerroksiin. Kytkeä voidaan tehdä esimerkiksi piirilevyn ensimmäisellä pinnalla olevaan johdekerrokseen ja piirilevyn toisella pinnalla olevaan johdekerrokseen. Piirilevyn ensimmäisellä pinnalla tarkoitetaan tässä komponentin upotuspuolta ja toisella pinnalla piirilevyn vastakkaista puolta. Komponentti voidaan toki

kytkää piirilevyn pinnalla olevan johdekerroksen lisäksi tai sijasta myös yhteen tai useampaan piirilevyn sisällä olevaan johdekerrokseen.

- KytKentä piirilevyn ensimmäisen pinnan johdekerrokseen voidaan tehdä siten, että
- 5 komponentin ja piirilevyn välistä syvännettä ei täytetä kokonaan eristemateriaalilla, vaan yläosa täytetään johtavalla materiaalilla, jonka kautta komponentin johtava materiaali voidaan kytkeä piirilevyn pinnalla olevaan johdekerrokseen. Vaihtoehtoisesti komponentin upotuskohdan ja piirilevyn välisestä syvänteestä poistetaan eristemateriaalia ja korvataan se johtavalla materiaalilla. Johtavaa materiaalia ei mielellään uloteta optisen väylän
- 10 kohdalle, jossa se voisi haitata optisen signaalin kulkua. Tarpeen vaatiessa johtava materiaali voidaan ulottaa aina syvänteen pohjaan asti silloin, kun johtava materiaali ei haittaa optisen signaalin kulkua.

- Komponentin johtava materiaali voidaan kytkeä piirilevyn ensimmäisellä pinnalla olevaan
- 15 johdekerrokseen useamman kytkennän kautta tai osa kytkennöistä voidaan tehdä piirilevyn ensimmäisellä pinnalla olevaan johdekerrokseen ja osa kytkennöistä piirilevyn toisella pinnalla olevaan johdekerrokseen. Komponentin alapuolelle voidaan piirilevyn valmistusvaiheessa jättää upotussyvyyyteen yhtenäinen tai epäyhtenäinen metallikerros, joka on mieluiten samaa materiaalia kuin samalla korkeudella oleva johdekerros.
- 20 Komponentti voidaan kiinnittää tähän metallikerrokseen johtavan liiman, juotteen tai johtavan polymeerin avulla, mikäli toinen kytkentä tehdään komponentin alapuolen kautta. Komponentin alla oleva metallikerros voidaan puolestaan kytkeä piirilevyn alapinnalla sijaitsevaan johdekerrokseen jollain sopivalla läpivientimenetelmällä, kuten mikro-via-
- 25 menetelmällä. Vaihtoehtoisesti komponentti voidaan kiinnittää metallikerrokseen eristävän liiman avulla, mikäli kaikki kytkennät tehdään komponentin yläpuolen kautta.

- Kytkenät tai osa kytkennöistä voidaan tehdä piirilevyn pinnalla tai sisällä sijaitsevaan johdekerrokseen myös esimerkiksi pondauksien avulla (esimerkiksi lankapondaus kulta- tai alumiinilangalla tai johtavan liiman avulla).
- 30 "Komponentti" on tyypillisesti optoelektroninen komponentti, esimerkiksi detektori tai valoa emittoiva komponentti. Komponentti voi siis olla yhtä hyvin lähettävä kuin vastaanottavakin.

Komponentti voi olla osittain tai kokonaan upotettu piirilevyn sisään ja se voi olla kiinnitetty piirilevyn kummalle tahansa puolelle.

Optisen komponentin ”aktiivisella alueella” tarkoitetaan optisen komponentin pintaa, joka lähettää ja/tai vastaanottaa valoa halutun toiminnan aikaansaamiseksi. Puolijohdekomponenttien aktiivinen alue voi esimerkiksi muuntaa sähköenergiaa valoenergiaksi tai toisinpäin. Vastaanotettava valo voi myös esimerkiksi vapauttaa varauksenkuljettajia aktiivisella alueella, jolloin komponentin johtavuus muuttuu. Aktiivisella alueella voidaan tarkoittaa myös useista alikomponenteista rakentuneen komponentin pintaa, joka lähettää tai vastaanottaa valoa. Aktiivisena alueena voi toimia esimerkiksi valoa lähettävä tai vastaanottava puolijohde, kuten puolijohdelaser, LED tai fotodiodi.

Sovelluksesta riippuu, miten eri johdekerrokset on viritetty. Ainakin yksi johdekerroksista voi edustaa 0- eli maatasoa. ”Maatasolla” tarkoitetaan johtavaa kerrosta, joka on maadoitettu tai kytketty muuhun 0-potentiaaliin, esimerkiksi piirin kelluvaan 0-potentiaaliin.

Komponentin yläpuolelta eli komponentin upotuspuolelta komponentti voidaan tarpeen vaatiessa suojata esimerkiksi sähköä johtavan tarran avulla.

Upotetun komponentin ympärillä voi olla myös piirilevyn suunnasta tulevalta elektromagneettiselta säteilyltä suojaava kerros eli nk. EMI-suoja. Edullinen rakenne on kuvattu esimerkiksi vielä julkaisemattomassa patenttihakemuksessa FI 20031796. EMI-suojan rakentamiseksi piirilevyyn tehdään komponentin upotuskohdan ympärille syvennys, joka oleellisesti ympäröi komponenttia ja syvennys pinnoitetaan tai täytetään sähköä johtavalla materiaalilla siten, että pinnoitettu tai täytetty syvennys muodostaa komponentin ympärille reunuksen, joka suojaa komponenttia ainakin piirilevyn sivusuunnasta tulevalta sähkömagneettiselta säteilyltä. Muodostetun reunuksen ja komponentin upotusaukon väliin jätetään edullisesti eristekerros, joka eristää komponentin ja reunuksen toisistaan. Esillä olevan keksinnön tapauksessa suojaava reunus ei saa olla yhtenäinen, vaan siihen pitää jättää aukko optisen väylän kohdalle. Lisäksi aukon kohdalla olevan materiaalin tulee olla läpinäkyvää, niin että optinen signaali pystyy kulkemaan materiaalin läpi optisesta väylästä komponenttiin tai komponentista optiseen väylään. Termi ”läpinäkyvä” täytyy ymmärtää suhteessa käytettyyn aallonpituuteen eli läpinäkyvä materiaali läpäisee hyvin käytettyä

aallonpituutta mutta voi olla läpinäkymätön toisilla aallonpituuksilla. Sovelluksen kannalta läpinäkyvä materiaali voi siis esimerkiksi läpäistä valoa infrapuna-aallonpituuksilla, mutta olla läpäisemätön ihmisen näkemillä aallonpituuksilla.

- 5 Mahdollisia optisen väylän materiaaleja ovat esimerkiksi siloksaanipolymeerit, akrylaatit, polyimidit, olefiinit, SU-8, Sol-gel, ORMOCER (ORGanically MODified CERamics), PMGITM ja Ultem.

- 10 Piirilevyn johtavien kerrosten välissä oleva eristemateriaali voi olla muovia tai epoksia tai jotain vastaavaa materiaalia. Eristemateriaali on materiaalia, joka ei toimi sähköisenä siirtotienä. Eristemateriaali voi olla valittu esimerkiksi joukosta: erilaiset hartsit, epoksilasi, polyimidi (esim. Dupont KAPTON), polyimidi-kvartsi, polyesteri, akryyli, bismaleimidi triatsiini, lasikuitu, syanaattiesterilasi, XPC (Paper phenol), FR-1 (paperimateriaali, jossa fenolinen sidonta-aine), FR-2 (paperimateriaali, jossa fenolinen sidonta-aine; UL94-V0),
 15 FR-3 (paperimateriaali, jossa epoksiresiini), FR-4 (lasikuituepoksilaminaatti), CEM (komposiitti epoksimateriaali), CEM-1 (paperiin perustuva laminaatti, jossa on yksi kerros (7628) kudottua lasikuitua), CEM-3 (lasiepoksi), aromaattinen polyamidi (aramid-kuitu esim. Dupontin Kevlar, Epoxy-Kevlar tai Nobelin Twaron), PTFE (Teflon), bentsosyklobuteeni, mikrokuitulaminaatti ja bakeliitti.

- 20 Erikoisaluksista voidaan mainita alumina yleisesti, LTCC (low temperature co-fired ceramics), HTCC (high temperature co-fired ceramics), lasi, kvartsi/piidioksidi, AlN, SiC, pii, BeO ja BN.

- 25 Muoveista, joita voidaan käyttää piirilevyissä eristemateriaalina voidaan mainita: polyeteeni, polypropeeni, polybuteeni, polymetyyลิปентeeni, polyamidit, polyimidi, polysulfoni, polyeetteri-eetteriketoni (esim. Denso Corp. ja Mitsubishi Plastics, Inc kehittämä PALAP), polyvinyylidikloridi, styreenimuovit, selluloosamuovit, polymetyyli-metakrylaatti (PMMA), polyakryylinitriili, polykarbonaatti, polyeteeni-tereftalaatti ja
 30 fluorimuovit.

Sähköä johtavat polymeerit ja liimat voidaan jakaa kerta (termosetti)-polymeereihin sekä kesto (termoplastisiin)- polymeereihin. Johtavuuden kasvattamiseksi voidaan käyttää täyteaineena esim. hopeaa, kultaa tai nikkeliä.

Johtavia polymeerejä ovat esimerkiksi: polyasetyleeni, polytiofeeni, polypyrroli, poly(p-fenyleenivinyleni), polyaniliini, poly(2,3-etyylidioksitiofeeni).

- 5 Johtava liima koostuu yleensä kolmesta pääkomponentista: johtavasta täyteaineesta, polymeerista, esim. epoksi, modifioitu epoksi tai silikoni sekä esim. antistaattisen ominaisuuden tekevästä lisäaineesta/lisäaineista (agent). Kovetus / kuivaus tapahtuu UV-valolla tai lämmöllä riippuen käytettävästä liimasta. Tietyt liimat kuivuvat jo huoneen lämpötilassa.
- 10 Kaupallisia (yksi- tai kaksikomponenttisia) sähköä johtavia isotrooppisia liimoja ovat mm.:
- Emerson & Cuming
- Ablebond 976-1, joustava, sähköä johtava adhesiivi, täyteaine hopea
- 15 Ablebond 84-1LMI NB, sähköä johtava epoksiadhesiivi, täyteaine hopea
- Eccobond 57 C, sähköä johtava epoksiadhesiivi, täyteaine hopea
- Eccobond 50298 kaksikomponenttinen, täyteaine nikkeli, sähköä johtava epoksiadhesiivi
- AMICON C 850-6 täyteaine hopea, epoksiadhesiivi
- AMICON CE 8500 sähköä johtava, modifioitu epoksiadhesiivi, täyteaine hopea
- 20 Northrop Grumman Corporation
- SE-CURE 9502 sähköä johtava adhesiivi, täyteaine hopea
- Loctite
- 25 Product 3880 sähköä johtava epoksiadhesiivi, täyteaine hopea (erityisesti EMI osien liittämiseen)
- Product 3888 epoksiadhesiivi, täyteaine hopea
- Product 5420 sähköä johtava silikoni
- Product 5421 RTV silikoni (tarjoaa EMI/RFI suojan)
- 30 Dow Corning
- DA 6524 sähköä johtava silikoniadhesiivi
- DA 6533 sähköä ja lämpöä johtava silikoniadhesiivi

Panacol-Elosol Gmbh

Elecolit 312 LV (liuottimesta vapaa epoksiadhesiivi, täyteaine hopea)

Elecolit 323 (johtava epoksiadhesiivi, täyteaine hopea)

Elecolit 342 (johtava akrylaattiadhesiivi, täyteaine hopea)

- 5 Elecolit X-160378 (johtava epoksiadhesiivi, täyteaine hopea)

Kaupallisia (yksi- tai kaksikomponenttisia) sähköä johtavia an-isotrooppisia liimoja ovat mm:

- 10 Loctite

Product 3441 (epoksi adhesiivi, kullalla päällystetty polymeeri)

Product 3446 (epoksiadhesiivi, fuusioituva täyteaine

Product 3440 (täyteaineena kultapolymeeri)

Product 3445 (fuusioituva juotetäyteaine)

- 15

Telephus

AcpMat sarja (epoksipohjainen adhesiivi hartsipasta, jossa on johtava täyteaine ja muita erityisiä täyteaineita)

- 20 Kuvio 1 esittää poikkileikkauksen yhdestä piirilevyn perusrakenteesta. Piirilevyn valmistuksen yhteydessä piirilevyyn rakennetaan vuorotellen johtavia kerroksia 1 ja eristekerroksia 2. Piirilevyn sisällä kulkee lisäksi optinen väylä, jota pitkin komponenttiin tai komponentista pois päin voidaan lähettää optisia signaaleja. Tämän esimerkin piirilevyssä on vähintään kaksi johdekerrosta: optisen väylän yläpuolella yksi johdekerros ja alapuolella yksi johdekerros. Tyypillisesti johdekerroksia on optisen kerroksen päällä tai alla 2 – 4. Optinen väylä voi sijaita paitsi johdekerroksen, myös eristekerroksen paikalla. Lisäksi on mahdollista, että johtavista kerroksista yksi kerros vastaa maatasoa eli 0-tasoa.
- 25

- 30 Jotta komponentti voitaisiin upottaa helpommin piirilevyn sisään, piirilevyn valmistusvaiheessa komponentin upotuskohtaan rakennetaan alue, joka on ainakin yhdeltä puolelta, eli komponentin upotuskohdan puolelta, vapaa johtavista kerroksista ja sisältää siten vain eristemateriaalia 2. Sovellusmuodossa, joka on esitetty kuviossa 1, komponentin upotuspaikan kohdalle on upotussyvytydessä olevaan johdekerrokseen 1 jätetty aukko. Tähän aukkoon voidaan piirilevyn valmistusvaiheessa jättää yhtenäinen tai epäyhtenäinen

metallikerros 5, joka muodostuu samassa tasossa olevan johdekerroksen 1 materiaalista, esimerkiksi kuparista. Aukkoihin jätetään eristemateriaalia 2.

5 Jos komponentti halutaan saattaa sähköiseen kontaktiin komponentin upotuspaikan alapuolella olevan johdekerroksen 1 kanssa, ennen metallikerroksen 5 valmistusta kannattaa valmistaa läpivienti 6 jollakin sopivalla läpivientimenetelmällä, kuten esimerkiksi mikro-via-menetelmällä, komponentin upotuspaikalla olevan eristekerroksen 2 läpi alapuolella sijaitsevaan johdekerrokseen. Läpivienti 6 on jotain sähköä johtavaa materiaalia, kuten metallia.

10

Kuvio 2 esittää poikkileikkauskuvana kuvion 1 piirilevyyn poratun syvennyksen 4. Piirilevyyn kaiverretaan selektiivisellä laserporalla tai vastaavalla menetelmällä komponentin upotuskohdalle komponentin upotuskohdan alapuolella upotussyvytydessä sijaitsevaan johdekerrokseen ulottuva syvennys 4. Johdekerroksen tulee mielellään olla 15 koko sen alueen alla, johon poraus tehdään, jotta porauksen syvyyskontrollointi on helpompaa. Kaiverrusalueella ei mielellään ole johdekerrosta 1, jotta syvyyskontrollointi voidaan suorittaa metallisen johdekerroksen avulla. Esimerkiksi selektiivinen laserporaus ei syö metallia vaan ainoastaan eristekerrosta, jolloin kaiverrus pysähtyy kohtaavaan johdekerrokseen 1.

20

Kuvio 3 esittää poikkileikkauskuvana komponentin 8 upotuksen paikoilleen kuvioiden 1 ja 2 piirilevyyn kyljellään. Kuvion 3 sovellusmuodossa komponentin kahdella eri sivulla on johtavaa materiaalia 10 ja 12, joiden kautta komponentti voidaan kytkeä piirilevyn eri 25 korkeuksilla sijaitseviin johdekerroksiin, esimerkiksi piirilevyn ensimmäisellä ja toisella pinnalla sijaitseviin johdekerroksiin 1. Yksi komponentin sivuista käsittää optisesti aktiivisen alueen 11. Komponentti upotetaan paikoilleen siten, että optisesti aktiivinen alueen pinta tulee oleellisesti kohtisuoraan optisen signaalin kulkusuuntaan ja näin myös piirilevyn tasoa vastaan. Kuvion 3 sovellusmuodossa optisesti aktiivinen alue 11 ja johtavaa materiaalia sisältävä alue 12 ovat komponentin samalla sivulla ja toinen johtavaa 30 materiaalia 10 sisältävä alue päinvastaisella sivulla. Toinen johtavaa materiaalia oleva alue voisi olla myös optisesti aktiivisen alueen viereisellä sivulla.

Komponentti 8 kiinnitetään kontaktialustansa esimerkiksi isotrooppisesti tai anisotrooppisesti johtavalla liimalla 7 tai juotteella tai johtavalla polymeerillä, jossa on

riittävän suuri johtavuus. Kuvion 3 sovellusmuodossa komponentti on kiinnitetty johtavan liiman 7 avulla metallikerrokseen 5. Sähköinen kytkentä komponentilta 8 alapuolella sijaitsevaan johtavaan johdekerrokseen 1 voidaan toteuttaa eristekerroksen 2 läpi jollakin läpivientimenetelmällä, esimerkiksi mikro-via-menetelmällä (mikrovia 5). Komponentin 8 alapuolella oleva johdekerros 1 voidaan rakentaa myös vasta sen jälkeen, kun komponentin 8 upotuspaikan alapuolella olevan eristekerroksen 2 läpi on tehty sähköiset kytkennät. Vaihtoehtoisesti komponentin 8 upotuspaikan alapuolella oleva johdekerros 1 voi olla valmiina ja kytkennät tehdään sen läpi.

- 10 Komponentti voidaan kiinnittää alustaan myös johtamattoman liiman avulla, mikäli kaikki kytkennät tehdään komponentin yläpuolelta johtavalla liimalla, lankapondauksella tai jollain muulla sopivalla menetelmällä.

- 15 Kuvio 4 esittää poikkileikkauskuvana komponentin 8 upotettuna paikoilleen kuvioden 1 ja 2 piirilevyyn. Komponentin 8 upotuksen jälkeen komponentin ympärille jäävä syvennys 4 täytetään osittain tai kokonaan jollain sopivalla eristemateriaalilla 9. Olennaista on, että eristemateriaali täyttää ainakin komponentin optisesti aktiivisen alueen 11 ja optisen väylän 3 välisen alueen ja että ainakin tässä kohdassa oleva eristemateriaali on läpinäkyvää. Eristemateriaali 9 on mielellään samaa materiaalia kuin optisessa väylässä 3 oleva materiaali. Myös komponentin 8 muilla sivuilla oleva eristemateriaali 9 on mielellään samaa materiaalia kuin optisessa väylässä 3 oleva eristemateriaali.

- 25 Kuvio 5 esittää poikkileikkauskuvana komponentin 8 upotettuna paikoilleen kuvioden 1 ja 2 piirilevyyn ja kytkettynä piirilevyn eri korkeuksilla oleviin johdekerroksiin, esimerkiksi piirilevyn ensimmäisellä pinnalla olevaan johdekerrokseen 1 tai toisella pinnalla olevaan johdekerrokseen 1 tai molempiin. Komponentin ensimmäisellä pinnalla oleva johtavaa materiaalia oleva kerros 12 voidaan liittää piirilevyn ensimmäisellä pinnalla olevaan johdekerrokseen 1 siten, että komponentin 8 ja piirilevyn välisen syvennyksen 4 yläosaan rakennetaan kuoppa, joka täytetään johtavalla materiaalilla 13, kuten johtavalla liimalla tai polymeerillä. Jos komponentin 8 ja piirilevyn välinen syvennys 4 on täytetty kokonaan eristemateriaalilla, eristemateriaalia pitää poistaa ja korvata se johtavalla materiaalilla 13. Vaihtoehtoisesti syvennys 4 täytetään vain optisen väylän 3 yläpuolelle asti ja ylin osa syvennystä täytetään johtavalla materiaalilla. Sähköinen kontakti voidaan muodostaa komponentin ensimmäisellä sivulla olevan johtavaa materiaalia olevan kerroksen 12 ja

piirilevyn ensimmäisen pinnan johdekerroksen 1 välille komponentin ja piirilevyn välissä olevan syvennyksen 4 yläosassa olevan johtavaa materiaalia 13 olevan alueen välityksellä.

- 5 Sähköinen kytkentä voidaan tehdä myös komponentin toisella sivulla sijaitsevan johtavan materiaalin 10 kautta piirilevyn toisella pinnalla sijaitsevaan johdekerrokseen 1. Sähköinen kontakti voidaan muodostaa komponentin kiinnityskohdalla olevan johtavan liiman 7, juotteen tai polymeerin kautta komponentin upotuskohdan alla sijaitsevan metallikerroksen 5 kautta komponentin alapuolella sijaitsevaan johdekerrokseen 1 mikro-vian 6 välityksellä.

10

Vaihtoehtoisesti kytkennät tai osa kytkennöistä voidaan tehdä piirilevyn ensimmäisellä tai toisella pinnalla sijaitsevaan johdekerrokseen esimerkiksi pondauksien avulla (esimerkiksi lankapondaus kulta- tai alumiinilangalla).

- 15 Komponentin yläpuolelta eli komponentin kiinnityskohdan vastakkaiselta puolelta komponentti voidaan tarpeen vaatiessa suojata esimerkiksi sähköä johtavan tarran avulla.

- 5 1. Menetelmä komponentin (8) upottamiseksi ainakin osittain piirilevyn sisään, joka komponentti käsittää optisesti aktiivisen alueen (11) ja joka piirilevy käsittää vuorottaisia johdekerroksia (1) ja eristekerroksia (2) sekä ainakin yhden optisen väylän (3),

t u n n e t t u siitä, että

 - komponentin (8) upotuskohdalle muodostetaan syvennys (4) siten, että syvennys leikkaa optisen väylän (3),
 - 10 - komponentti asetetaan paikoilleen siten, että komponentin optisesti aktiivinen alue (11) tulee optisen väylän leikkauspinnan läheisyyteen.
- 15 2. Patenttivaatimuksen 1 mukainen menetelmä, t u n n e t t u siitä, että syvennystä (4) muodostettaessa piirilevystä poistetaan pelkästään materiaalia tai materiaaleja, jotka eivät toimi sähköisenä siirtotienä (1).
- 20 3. Patenttivaatimuksen 1 tai 2 mukainen menetelmä, t u n n e t t u siitä, että komponentin ympärille upotuksen jälkeen jäävään syvennykseen (4) tuodaan läpinäkyvää eristemateriaalia (9) siten, että eristemateriaali täyttää optisesti aktiivisen alueen ja optisen väylän leikkauspinnan välisen tilan.
- 25 4. Patenttivaatimuksen 3 mukainen menetelmä, t u n n e t t u siitä, että komponentin ympärille upotuksen jälkeen jäävä syvennys (4) täytetään kokonaan eristemateriaalilla (9).
5. Patenttivaatimuksen 3 tai 4 mukainen menetelmä, t u n n e t t u siitä, että syvennyksen (4) yläosaan jätetään tai muodostetaan kuoppa, joka täytetään johtavalla materiaalilla (13).
- 30 6. Patenttivaatimuksen 5 mukainen menetelmä, t u n n e t t u siitä, että sähköä johtava materiaali (13), jolla syvennys täytetään, on johtavaa polymeeriä, johtavaa liimaa tai metallia.

7. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentin optista väylää kohti suunnattu sivu käsittää optisesti aktiivisen alueen (11) ja johtavaa materiaalia olevan alueen tai alueet (10, 12).

5 8. Jonkin patenttivaatimuksen 5 – 7 mukainen menetelmä, t u n n e t t u siitä, että komponentin johtavaa materiaalia oleva alue tai alueet (10, 12) kytketään sähköisesti piirilevyn komponentin upotuspuolella olevalla pinnalla sijaitsevaan johdekerrokseen (1).

10 9. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentin optisesta väylästä poispäin suunnattu sivu tai viereinen sivu käsittää johtavaa materiaalia olevan alueen (10).

15 10. Patenttivaatimuksen 9 mukainen menetelmä, t u n n e t t u siitä, että komponentin johtavaa materiaalia oleva alue (10) kytketään sähköisesti piirilevyn komponentin upotuskohdan alapuoleisella pinnalla sijaitsevaan johdekerrokseen (1).

11. Piirilevy, joka käsittää

– optisen komponentin (8), ja

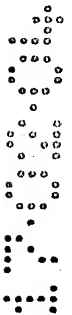
20 – optisen väylän (3), jonka kautta voidaan johtaa optinen signaali komponenttiin tai komponentista poispäin, t u n n e t t u siitä, että komponentti (8) on ainakin osittain upotettu piirilevyn sisään siten, että komponentti tulee optiseen kontaktiin optisen väylän kanssa.

25 12. Patenttivaatimuksen 11 mukainen piirilevy, t u n n e t t u siitä, että komponentin (8) optisesti aktiivisen alueen (11) pinta on oleellisesti kohtisuorassa piirilevyn tasoa vastaan.

30 13. Patenttivaatimuksen 11 tai 12 mukainen piirilevy, t u n n e t t u siitä, että komponentti (8) on upotettu piirilevyn sisään siten, että komponentti sijaitsee kokonaan piirilevyn ensimmäisen pinnan ja toisen pinnan välillä.

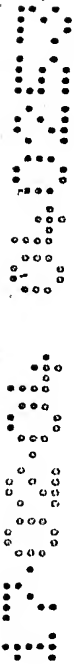
14. Jonkin patenttivaatimuksen 11 - 13 mukainen piirilevy, t u n n e t t u siitä, että komponentin (8) optisesti aktiivisen alueen (11) ja optisen väylän (3) välinen tila on täytetty samalla materiaalilla kuin optinen väylä (3).

- 5 15. Patenttivaatimuksen 14 mukainen piirilevy, t u n n e t t u siitä, että komponentti (8) käsittää ensimmäisen johdemateriaalialueen (12) ja toisen johdemateriaalialueen (10), ja joista ensimmäinen johdemateriaalialue (12) muodostaa sähköisen kontaktin piirilevyn ensimmäisen johdekerroksen (1) välillä ja joista toinen johdemateriaalialue (10) muodostaa sähköisen kontaktin piirilevyn toisen, paksuussuunnassa eri tasolla olevan johdekerroksen (1) kanssa.
- 10



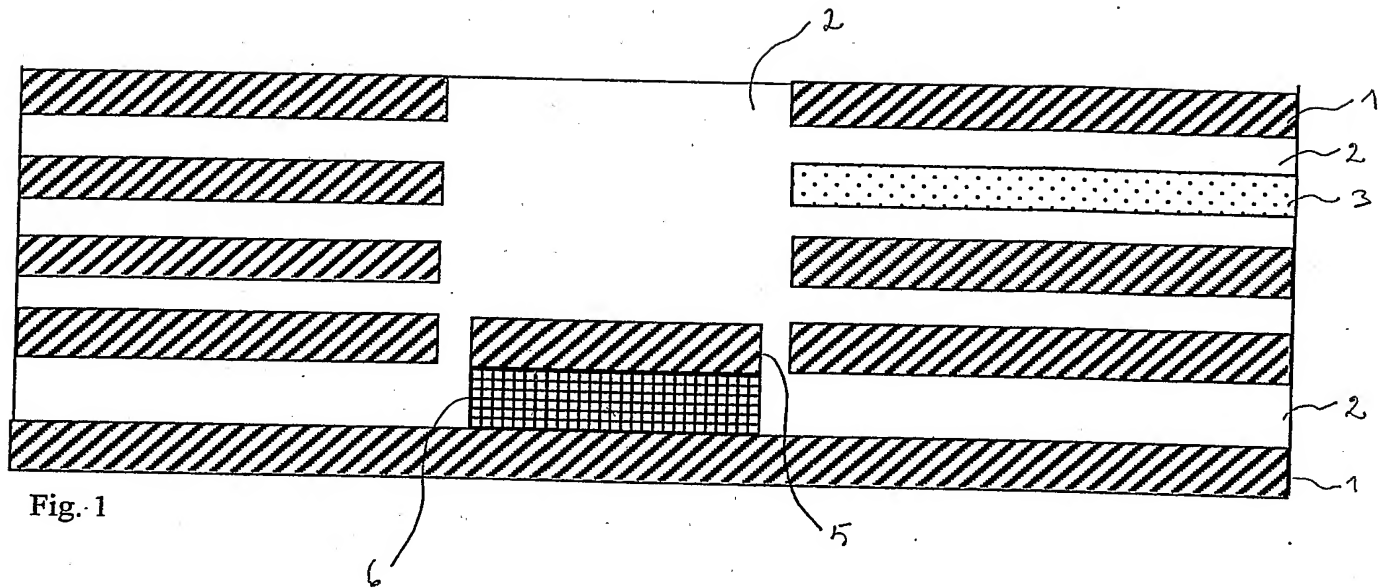
(57) Tiivistelmä:

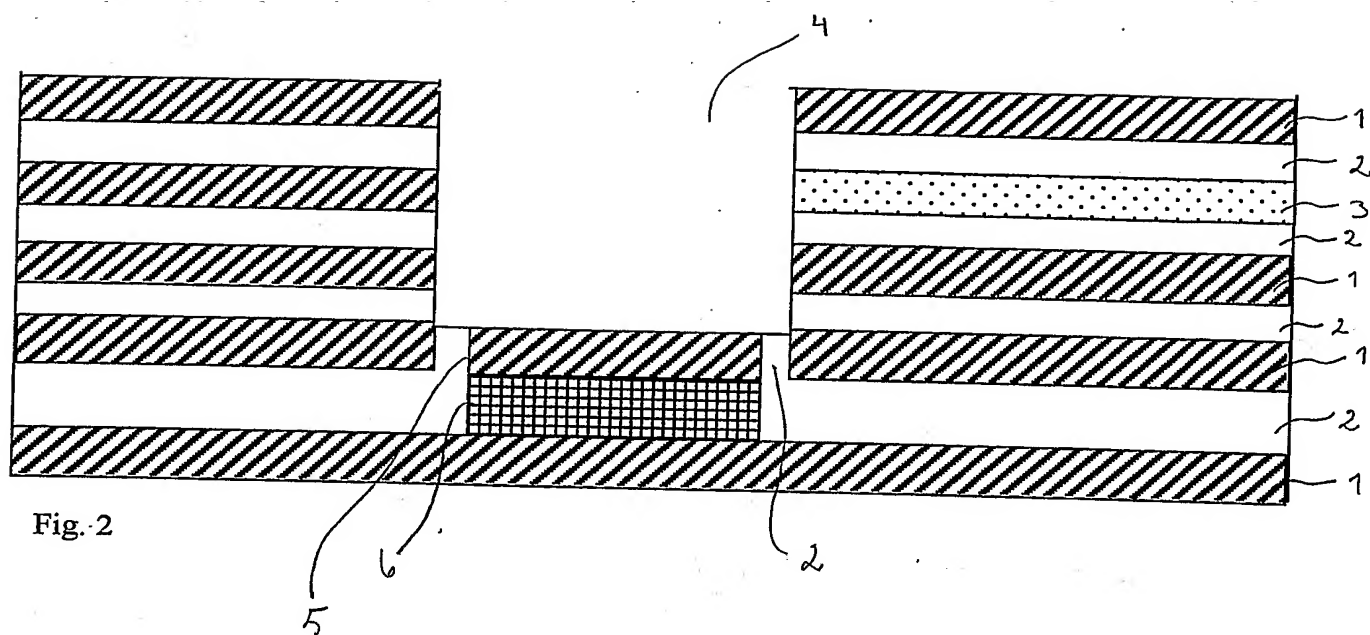
Keksintö koskee piirilevyä, jonka sisään on ainakin osittain upotettu optisesti aktiivinen komponentti, sekä menetelmää optisesti aktiivisen komponentin upottamiseksi piirilevyyn. Komponentti, joka upotetaan ainakin osittain piirilevyn sisään, on optisesti aktiivisessa kontaktissa optisen signaalin kanssa piirilevyn sisällä siten, että komponentin optisesti aktiivisen alueen pinta on oleellisesti kohtisuorassa piirilevyn tasoa vastaan.



L5

1





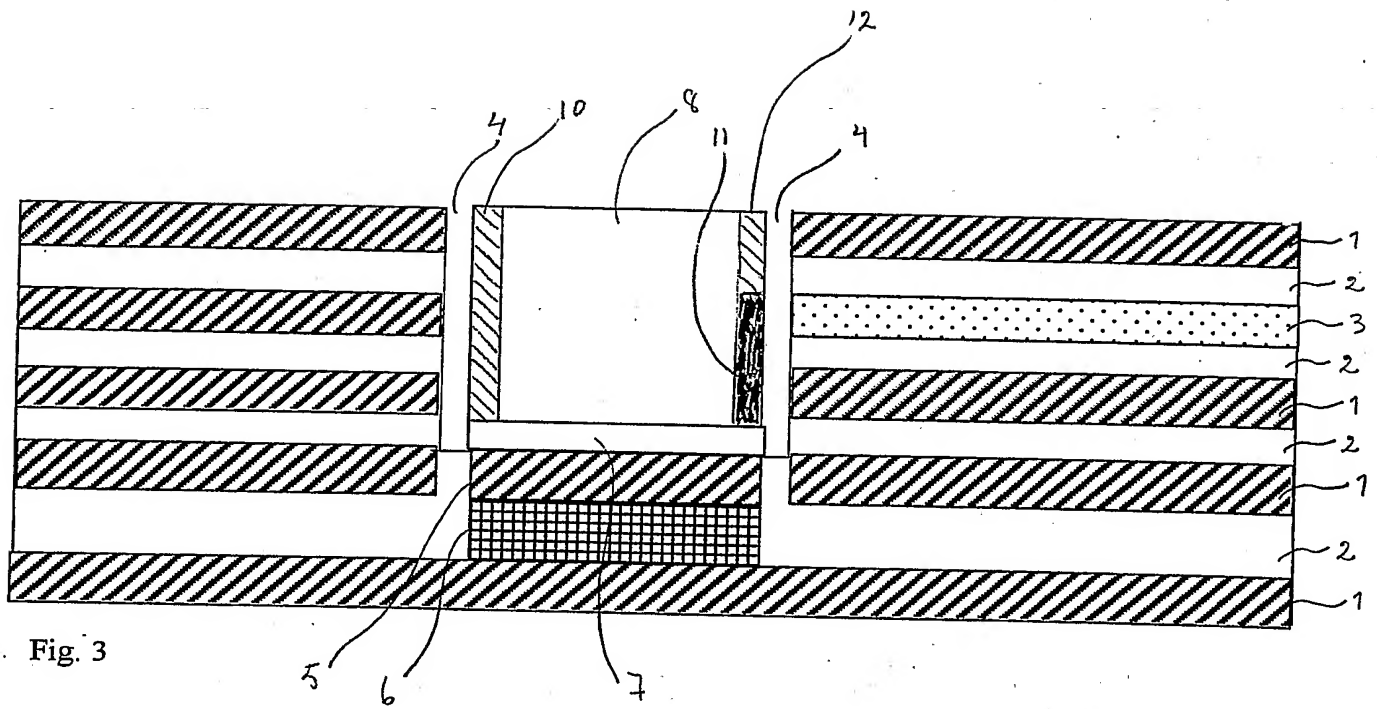
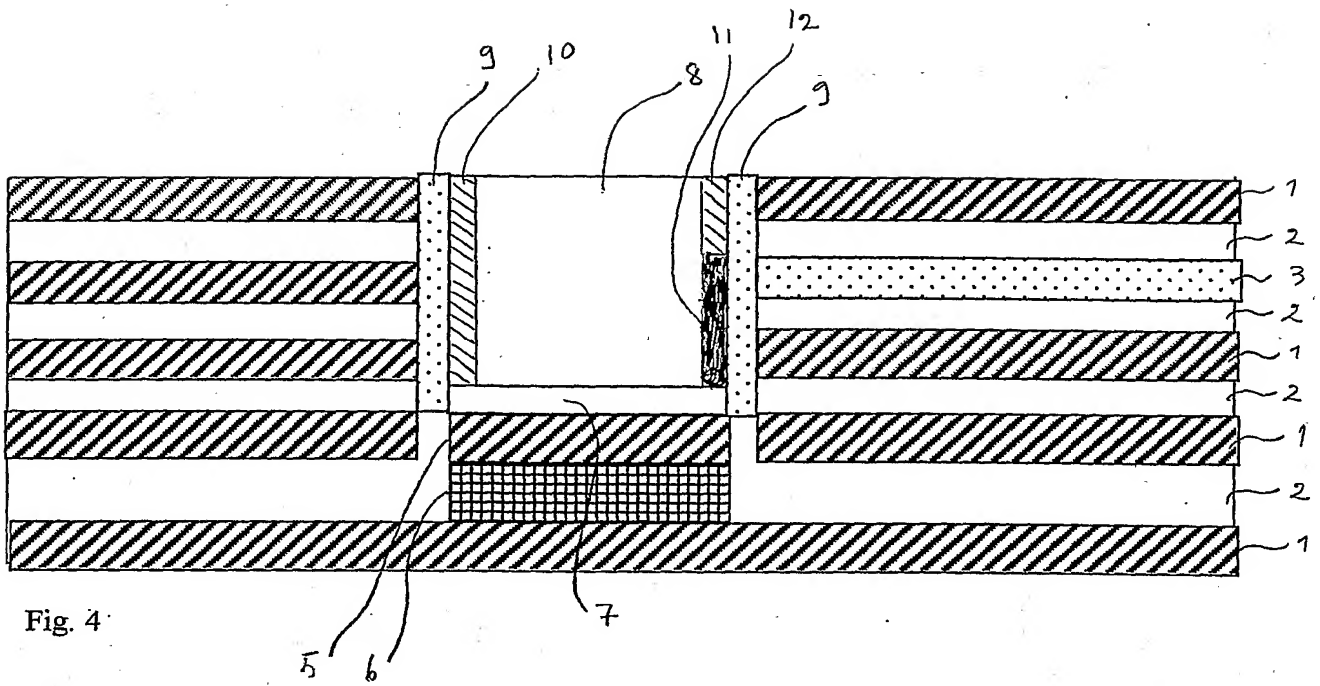


Fig. 3

L5

4



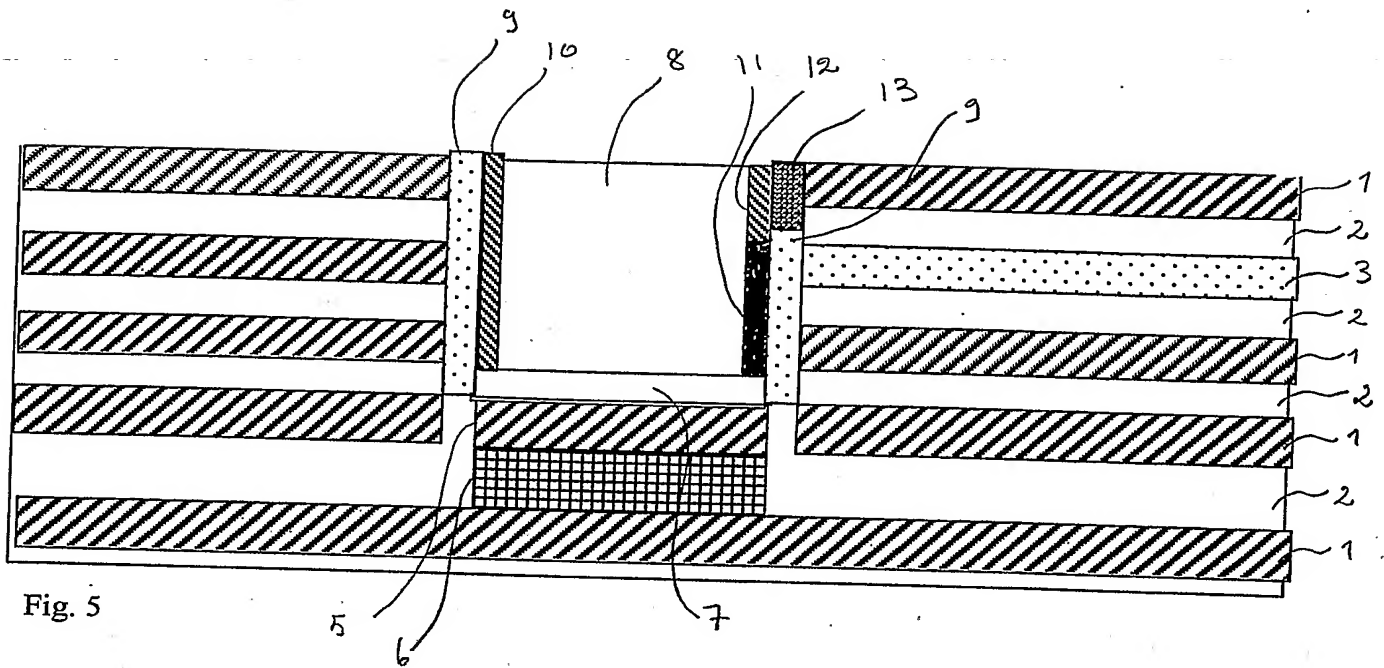


Fig. 5